

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-091754

(43)Date of publication of application : 22.04.1988

(51)Int.Cl.

G06F 12/02

(21)Application number : 61-237490

(71)Applicant : FUJITSU LTD

(22)Date of filing : 06.10.1986

(72)Inventor : NIWA MASASHI
SHINAGAWA AKIO
MIYAKE HIDEO

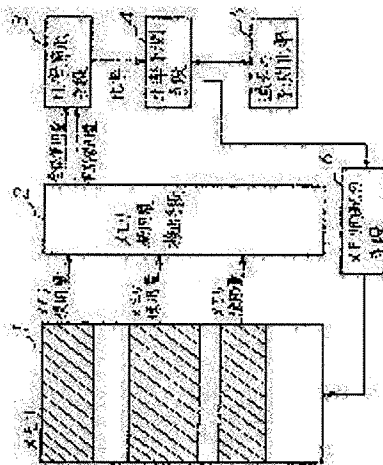
(54) MEMORY SIZE CONTROL SYSTEM

(57)Abstract:

PURPOSE: To attain the continuation of the execution of a program, and to reduce overhead, by predicting the ratio of the quantity in use of a memory in each area, to the whole quantities in use of the memory, and re-arranging the memory based on a predicted result.

CONSTITUTION: A memory quantity in use detecting means 2 detects the quantity in use in every divided area, and the whole quantities in use of the memory. A ratio calculating means 3 calculates the ratio of an individual quantity in use in each area to the whole quantities in use, and a ratio predicting means 4 calculates a new prediction ratio for each area by using a past prediction ratio 5, and the ratio calculated by the ratio calculating means 3. The prediction ratio 5 is

updated at every calculation of the prediction ratio by the ratio predicting means 4. A memory re-arranging means 6 performs the re-arrangement of the divided area of a memory 1, by using a calculated prediction ratio. Therefore, the optimum re-arrangement of a memory area can be performed, and memory resources can be used efficiently.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-91754

⑬ Int.Cl.⁴
G 06 F 12/02

識別記号 庁内整理番号
D-6711-5B
F-6711-5B

⑭ 公開 昭和63年(1988)4月22日

審査請求 有 発明の数 1 (全4頁)

⑮ 発明の名称 メモリサイズ制御方式

⑯ 特 願 昭61-237490

⑰ 出 願 昭61(1986)10月6日

⑱ 発 明 者 丹 羽 雅 司 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 発 明 者 品 川 明 雄 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑳ 発 明 者 三 宅 英 雄 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

㉑ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

㉒ 代 理 人 弁 理 士 長谷川 文 廣 外1名

明 細 書

1. 発明の名称

メモリサイズ制御方式

2. 特許請求の範囲

同一のメモリ(1)を用途別の複数のメモリ領域に分割して使用する情報処理装置において、

各領域のメモリ使用量を検出するメモリ使用量検出手段(2)と、各領域のメモリ使用量の全体のメモリ使用量に対する比率を得る比率算出手段(3)と、得られた比率と過去に得られた予測比率とから将来の比率を予測する比率予測手段(4)と、予測された各領域の比率に従ってメモリを再配分するメモリ再配分手段(6)とを備え、メモリ再配分の要求に応じて各領域の使用比率を予測して、その結果に応じてメモリの再配分を行なうことを特徴とするメモリサイズ制御方式。

3. 発明の詳細な説明

(概要)

利用用途、利用形態の異なる複数のメモリ領域を同一のメモリに分割して格納する情報処理装置において、各領域の使用量が未知の場合、各領域のメモリ使用量の全体のメモリ使用量に対する比率を予測し、その予測結果に基づいてメモリを再配分することにより、プログラムの実行の続行やオーバーヘッドの軽減を可能にする。

(産業上の利用分野)

本発明は、情報処理装置におけるメモリサイズ制御方式に関するものであり、特にメモリを複数の異なる領域に分割して使用する場合の各領域の分配制御方式に関する。

(従来技術)

従来の利用用途、利用形態の違いに応じてメモリを各メモリ領域ごとに分割して使用する情報処理装置によれば、それぞれのメモリ領域のサイズ

は、予めプログラムを実行して必要なメモリサイズを測定して決める方法が用いられていた。

また、他の従来方法は、各メモリ領域の必要なメモリ量を予測によって求めるものであるが、その予測は必要なメモリ量の絶対量を予測しようとするものである。

〔従来技術の問題点〕

従来技術のうち、メモリサイズを測定する方法では予めプログラムを実行することによる多大な手間が必要であり、測定が困難な場合があったりプログラムの改変が頻繁な場合等には効率的に対処することができないという欠点があった。また、他の従来技術であるメモリの絶対量を予測する方法では、プログラム実行途中において強制的にメモリの再分割を要求された場合（割当てのメモリサイズが全部使用された場合や、プログラム中にメモリ領域を再配分するガーベジコレクタ命令が現われた場合）、メモリの使用量が少なくと絶対量が小さい段階での各領域の予測を行なうことに

なり、使用量に基づく予測結果に影響して予測誤差が大きくなる欠点があった。

〔問題点を解決するための手段〕

本発明は、各メモリ領域のメモリ使用量の全体のメモリ使用量に対する比率を予測することにより、強制的に引き起されたメモリの再配分に対しても、安定した予測結果が得られるようにしたものである。

第1図に本発明の原理的構成を示す。

第1図において、

1は、用途別に領域分割して使用されるメモリである。

2は、各分割された領域ごとのメモリ使用量（個別使用量）と全体のメモリ使用量（全体使用量）とを検出するメモリ使用量検出手段である。

3は、全体使用量に対する各領域の個別使用量の比率を算出する比率算出手段である。

4は、過去の予測比率5と比率算出手段3が算出した比率とを用いて、各領域について新たな予

測比率を算出する比率予測手段である。予測方式としては既知の種々の方式が利用できる。

5は、比率予測手段4が予測比率を算出するとに更新される過去の予測比率である。

6は、算出された予測比率を用いて、メモリ1の分割領域の再配分を行なうメモリ再配分手段である。

〔作用〕

本発明によれば、メモリの分割された各領域の使用状態を適当なタイミングで監視し、それぞれの実際のメモリ使用量に応じて各分割領域のサイズを動的に再調整することにより、メモリ領域の最適配分が行なわれ、メモリ資源の効率化が図られる。

〔実施例〕

第2図は、本発明の1実施例の構成を示す図である。

図において、11はメモリ、12はメモリサイ

ズレジスタ、13はメモリ使用量レジスタ、14は総メモリ使用量計数回路、15は使用比率計算回路、16は予測値保持回路、17は使用比率予測回路、18はメモリ再配分回路、19はデータ移動回路を表わす。

メモリ11は、この図の例では三つの領域A、B、Cに分割されており、斜線の部分までメモリが使用されている状態を示している。各メモリ領域A～Cの設定されたメモリサイズを表わす境界アドレスはメモリサイズレジスタ12に保持され、各領域A～Cがどこまで使用されているかはメモリ使用量レジスタ13に示される。

図示されていないガーベジコレクタが、たとえば、メモリの各領域A～Cのうちのどれか1つが一杯になるかによって起動されると、メモリサイズレジスタ12に保持された各領域の境界アドレスとメモリ使用量レジスタ13に示された各領域のメモリ使用量（アドレス）との差を、総メモリ使用量計数回路14において求めて各領域のメモリ使用量を得て、それらの総和を計算し、結果を

使用比率計算回路15に出力する。

使用比率計算回路15では、総メモリ使用量計数回路14と同様に、メモリサイズレジスタ12とメモリ使用量レジスタ13との差から、各メモリ領域の使用量を求めて、各使用量を総メモリ使用量計数回路14の出力である総メモリ使用量で除算することにより、各メモリ領域の使用比率を計算する。

この計算結果である各メモリ領域の現在の使用比率は使用比率予測回路17に供給され、前回の使用比率の予測値を保持する予測値保持回路16の値を用いて予測計算を行なう。

使用比率予測回路17における予測方法の例として、指数平滑化法を採用する場合、予測値保持回路16に格納してある前回の予測値を $S_{i,j-1}$ ($0 \leq S_{i,j-1} \leq 1$) とし、使用比率計算回路15で得られたメモリ使用比率の今回の実績値を $U_{i,j}$ ($0 \leq U_{i,j} \leq 1$)、平滑化指数を α ($0 < \alpha < 1$)、今回の予測値を $S_{i,j}$ ($0 \leq S_{i,j} \leq 1$) とすると、

$$S_{i,j} = \alpha \cdot U_{i,j} + (1 - \alpha) \cdot S_{i,j-1}$$

となる。ここで、 $\sum_i S_{i,j} = 1$ 、 $\sum_i U_{i,j} = 1$ である。

また添字 i は、メモリ領域の番号を示し、添字 j は予測回数を示す。

使用比率予測回路17において、 α 、 $1 - \alpha$ 、予測値保持回路16の前回の予測値 $S_{i,j-1}$ および使用比率計算回路15からの今回の各メモリ領域の使用比率をもとに今回の使用比率予測値を得て、その値を予測値保持回路16に設定すると共にメモリ再配分回路18に出力する。

メモリ再配分回路18は、メモリの各領域の使用比率に基づいてメモリ全体の再配分を行なう。具体的には、全体のメモリサイズを M 、各領域のメモリサイズを $H_{i,j}$ とすると、

$$H_{i,j} = M \cdot S_{i,j}$$

となる。

メモリ再配分回路18は、各メモリ領域のメモリサイズを計算すると、そのサイズに対応する境界アドレスを得て、その値を、メモリサイズレジスタ12とメモリ使用量レジスタ13に出力して

それぞれに設定し、各々メモリサイズの指示と使用量に対応するアドレスの指示を行なうために使用する。

これと同時に、メモリ再配分回路18の出力はデータ移動回路19に供給され、この回路19において、前回のメモリサイズレジスタ12およびメモリ使用量レジスタ13の出力と、今回のメモリ再配分回路18からの新たな境界アドレスとに従って、各メモリ領域内のデータを対応するアドレスに移動する制御を実行して、メモリ再配分を行なう。

(発明の効果)

本発明によれば、利用用途、利用形態別に複数領域に分割されたメモリの各領域の使用量を使用比率を用いて予測することによりプログラムに最適なメモリ分割が安定的に得られ、メモリ分割に伴うプログラムの実行の困難さやオーバーヘッドの増加を抑制することができ、計算機の実効的な性能向上を達成することができる。

4. 図面の簡単な説明

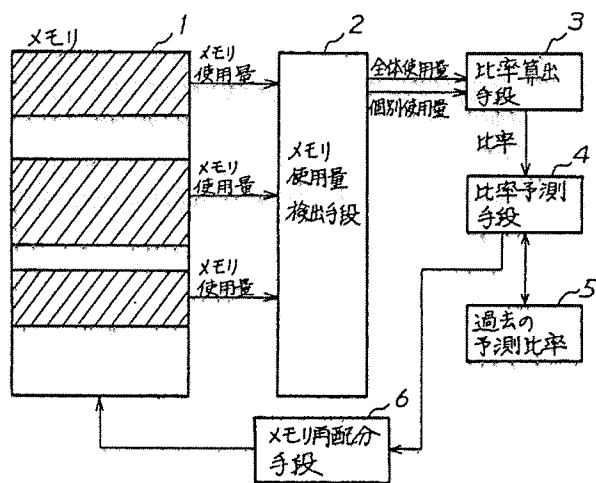
第1図は、本発明の原理的構成を示す図、第2図は本発明の1実施例の構成を示す図である。

第1図中

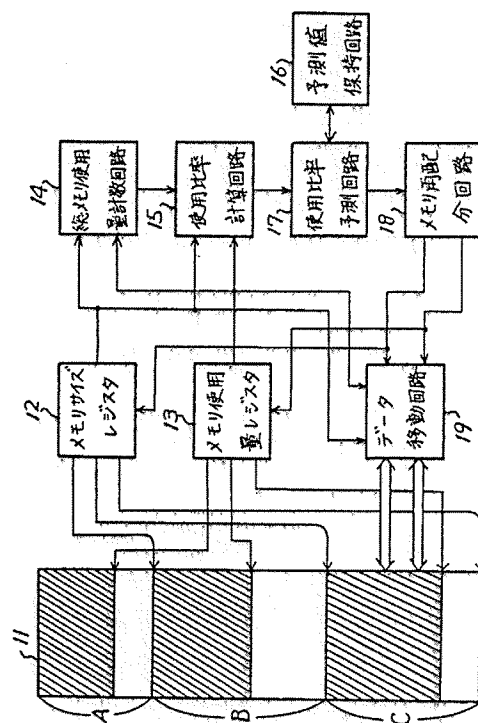
- 1:メモリ
- 2:メモリ使用量検出手段
- 3:比率算出手段
- 4:比率予測手段
- 5:過去の予測比率
- 6:メモリ再配分手段

特許出願人 富士通株式会社

代理人 弁理士 長谷川 文 廣 (外1名)



本発明の原理的構成
図 1



本発明の1実施例構成
図 2